

О. С. МЕЛЬНИК, В. О. КОЗАРЕВИЧ

МАТЕМАТИЧНЕ МОДЕЛЮВАННЯ НАНОРОЗМІРНИХ МОДУЛІВ

Стаття присвячена аналізу актуальних антагоністичних питань щодо впровадження нових методів математичного моделювання, які можливо застосувати для відтворення різноманітних бінарних функцій декількох аргументів на базі мікро- та наноелектронних мультиплексорних модулів. Зростання спеціалізації сучасних великих інтегральних схем вступає в протиріччя з їхньою універсальністю, що підвищує собівартість проєктних робіт та зменшує обсяги виробництва типомінальних зразків. Мінімізувати розбіжності між спеціалізацією та універсальністю слід шляхом математичного моделювання мікро- та нанорозмірних модулів з програмованою логікою. Програмування виконується не для створення алгоритмів обробки дискретної інформації, як це реалізує мікропроцесор, а шляхом логічних налаштувань мультиплексорних мікро- та нанопристроїв. Результати поєднаного моделювання, які отримані в роботі, підтверджують еквівалентність їхнього функціонування, а також переваги коміркових кулонівських наномultiплексорів у надійності, технологічному масштабуванні, енергоефективності, швидкодії та недоліки у виключно криогенних наднизькотемпературних застосуваннях. Вочевидь, еволюція мікроелектроніки триватиме тільки в умовах широкого запровадження нанорозмірних модулів з новими функціональними принципами дії.

Ключові слова: математичне моделювання, мікро- та наномодулі, програмовані логічні пристрої, мажоритарна логіка, комп'ютерне проєктування, мультиплексори.

O. S. MELNYK, V. O. KOZAREVYCH

MATHEMATICAL MODELING OF NANO-SIZED MODULES

The article is devoted to the analysis of topical antagonistic issues regarding the implementation of new methods of mathematical modeling, which can be used to reproduce heterogeneous binary functions of several arguments on the basis of micro- and nanoelectronic multiplexer modules. The growth of specialization of modern large integrated circuits comes into conflict with their universality, which increases the cost of design work and reduces the production volumes of typonominal samples. The discrepancies between specialization and universality should be minimized by mathematical modeling of micro- and nano-sized modules with programmable logic. Programming is performed not to create algorithms for processing discrete information, as implemented by a microprocessor, but by logical settings of multiplexer micro- and nanodevices. The results of combined modeling obtained in the work confirm the equivalence of their functioning, as well as the advantages of cellular Coulomb nanomultiplexers in reliability, technological scalability, energy efficiency, speed and disadvantages in exclusively cryogenic ultra-low temperature applications. Obviously, the evolution of microelectronics will continue only under conditions of widespread introduction of nano-sized modules with new functional principles of operation.

Key words: mathematical modeling, micro- and nanomodules, programmable logic devices, majority logic, computer design, multiplexers.

Вступ. Математичне моделювання мікро- та наноелектронних мультиплексорних пристроїв (МНМП) не передбачає створення алгоритмів для обробки вхідних багатоаргументних функцій шляхом зміни робочих програм, як це зазвичай реалізується мікропроцесорами. Воно стосується змін у внутрішній структурі наноелектронних схем таким чином, щоб забезпечити реалізацію необхідних функцій на логічному рівні.

Аналіз останніх досліджень. Експерименти в галузі математичного моделювання програмованих мікро- та наномодулів активно розвиваються, і значна частина уваги науковців зосереджена на комп'ютерному проєктуванні таких систем. Перші значні розробки у цій галузі відбулися внаслідок створення мультиструктурних систем, побудованих на базі універсальних, функціонально завершених модулів. Такі модулі виявилися однією з перспективних тенденцій в розвитку сучасної мікроелектроніки [1]. У цих дослідженнях було продемонстровано можливість автоматизованого проєктування мікро- та наносхем, здатних реалізовувати 16 двоаргументних та 256 триаргументних функцій на основі мультиплексорів [2]. Проте існують суттєві труднощі у спрощенні цих схем, що зумовлюють надмірну складність у реалізації та їх універсальному застосуванні. Важливим аспектом досліджень стало удосконалення методів математичного моделювання програмованих мікро- та наносхем для відтворення різноманітних функцій алгебри булевої та мажоритарної логіки [3],[4], [5]. Розробники запропонували ефективні алгоритми автоматизованого моделювання мікросхем з високим рівнем інтеграції, що стали основою для подальшого розвитку нанопристроїв з програмованою логікою [6], [7]. Попри значний прогрес у цій сфері, завдання ефективного математичного моделювання все ще залишається відкритим, і на сьогодні проблема спрощення алгоритмів та їх адекватного відтворення викликає активні дискусії [8], [9].

Ще залишаються невирішеними питання налаштування нано- та мікромодулів, які створюють додаткові завдання для їх впровадження. У результаті, предмет покращення якості мікро- та наносхем з програмованою логікою залишається актуальним і вимагає подальшого вдосконалення методів їх математичного моделювання [10].

Постановка задачі і мета роботи. У цій статті розроблено математичні моделі мікро- та наносхем на базі булевої і мажоритарної алгебр. Метою дослідження є реалізація функцій дискретної математики із застосуванням створених мікро- та наномодулів для етапу автоматизованого схематехнічного проєктування.

Моделювання мікро- та наномодулів. При моделюванні МНМП сигнали різних аргументів дискретних функцій, що відтворюються, подаються на адресні входи, а інформаційні входи виконують роль програмованих. Для цифрового пристрою з двома вхідними аргументами x_1, x_0 , можливі чотири дискретні комбінації: 00, 01, 10, 11, і це дозволяє синтезувати 16 різних вихідних функцій.

На рис. 1, а показане графічне позначення двовходового МНМП ($2 \rightarrow 1$).

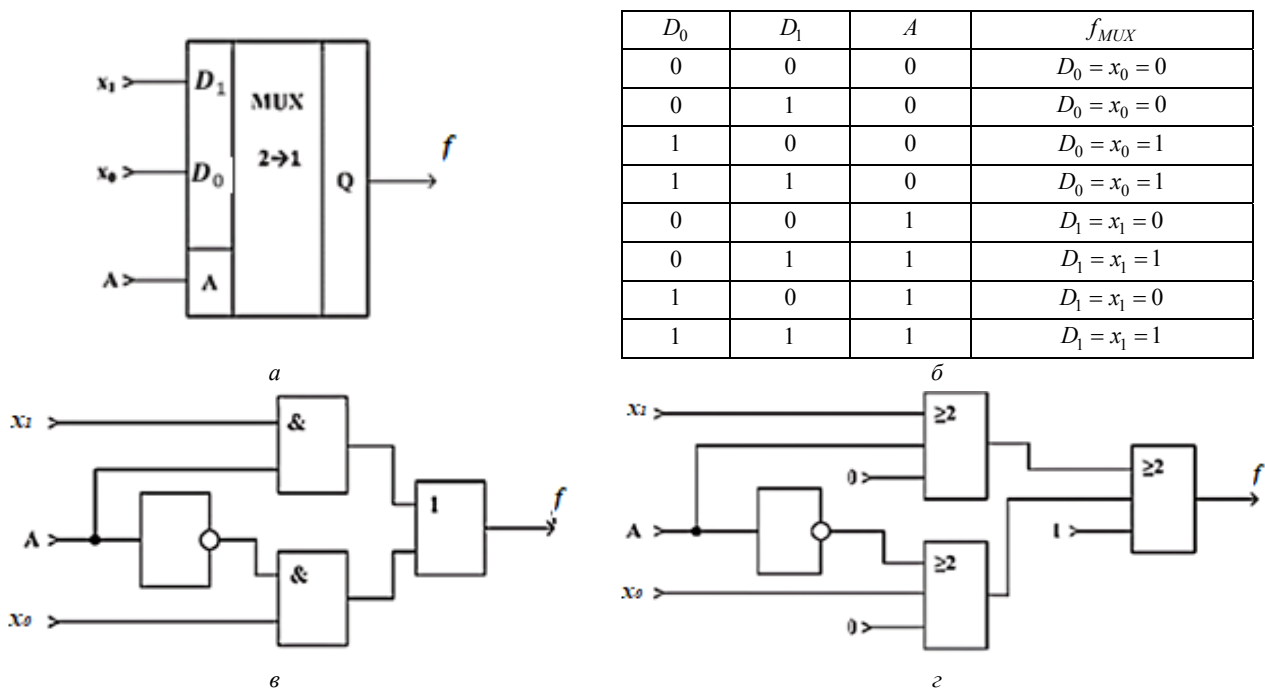


Рис. 1 – Двовходовий МНМП: а – одноадресний мультиплексор; б – таблиця істинності одноадресного мультиплексора; в – еквівалентна модель мікросхеми; г – еквівалентна модель наносхеми.

Відповідно до таблиці істинності (рис. 1, б) та моделі мікросхеми МНМП (рис. 1, в) після математичних перетворень отримують *довершену диз'юнктивну нормальну форму (ДДНФ)* його булевої функції f_B у вигляді:

$$f_B = \bar{A}x_1\bar{x}_0 \vee \bar{A}x_1x_0 \vee Ax_1\bar{x}_0 \vee Ax_1x_0. \quad (1)$$

Для реалізації булевих функцій декількох аргументів слід, по-перше, отримати їхню ДНФ, а, по-друге, створити алгоритм моделювання МНМП для їхнього синтезу та створити рівняння дискретної математики [4] шляхом співставлення ДНФ функції f_1 з функцією (1):

$$\bar{A}x_1\bar{x}_0 \vee \bar{A}x_1x_0 \vee Ax_1\bar{x}_0 \vee Ax_1x_0 = \overline{x_1 \vee x_0} = \bar{x}_1\bar{x}_0. \quad (2)$$

Використовуючи з дискретної математики [4] *методи перебору та невизначених коефіцієнтів*, розв'язують (2) у вигляді:

$$\bar{A}x_1(\bar{x}_0 \vee x_0) \vee Ax_0(\bar{x}_1 \vee x_1) = \bar{x}_1\bar{x}_0. \quad (3)$$

З огляду на модель мікросхеми на логічних елементах (рис. 1, в) отримують корені рівняння (3):

$$D_1 = 0 \quad \text{або} \quad \bar{x}_1, \quad D_0 = \bar{x}_0, \quad A = x_1.$$

Триразовий перебір четвертого доданку в (1):

$$x_1(\bar{A}x_0 \vee Ax_0) \vee x_1x_0(\bar{A} \vee A) \vee Ax_0(\bar{x}_0 \vee x_0) = \bar{x}_1\bar{x}_0 \quad (4)$$

визначає другий набір параметрів моделі:

$$D_1 = 0 \quad \text{або} \quad \bar{x}_0, \quad D_0 = \bar{x}_1, \quad A = x_0.$$

Для двох завершальних рівнозначних перетворень дискретного рівняння (2) отримують:

$$\bar{A}x_1(\bar{x}_0 \vee x_0) \vee x_0(\bar{A}\bar{x}_1 \vee Ax_1) = \bar{x}_1\bar{x}_0,$$

тобто

$$D_1 = \bar{x}_0, \quad D_0 = 0 \quad \text{або} \quad \bar{x}_1, \quad A = \bar{x}_1; \quad (5)$$

$$Ax_0(\bar{x}_1 \vee x_1) \vee x_1(\bar{A}\bar{x}_0 \vee \bar{A}x_0) = \bar{x}_1\bar{x}_0, \quad (6)$$

тому

$$D_1 = \bar{x}_1, \quad D_0 = 0 \quad \text{або} \quad \bar{x}_0, \quad A = \bar{x}_0.$$

Таким чином, для програмування одного входу адреси A слід подавати варіації сигналів x_1 та x_0 на два

інформаційні входи D_1 та D_0 самого МНМП. Табл. 1 підсумовує результати формування функцій програмування f_{np} для нього та, власне, відтворення функції *АБО – НІ* самим мультиплексором $f_{MUX} = f_1$.

Таблиця 1 – Параметри моделі мікроелектронного модуля

A	D_1	D_0	f_{np}	f_{MUX}
x_1	$\overline{x_1}$ або 0	$\overline{x_0}$	$D_1 x_1(0) \vee D_0 \overline{x_1}$	$\overline{x_1 x_0} = f_1 = \overline{x_1 \vee x_0}$
x_0	$\overline{x_0}$ або 0	$\overline{x_1}$	$D_1 x_0(0) \vee D_0 \overline{x_0}$	
$\overline{x_1}$	$\overline{x_0}$	$\overline{x_1}$ або 0	$D_1 \overline{x_1} \vee D_0 x_1(0)$	
$\overline{x_0}$	$\overline{x_1}$	$\overline{x_0}$ або 0	$D_1 \overline{x_0} \vee D_0 x_0(0)$	

Подібним чином для моделі наносхеми двовходового мультиплексора (рис. 1, з), створеного на базі *мажоритарних елементів (МЕ)*, отримують мажоритарне дискретне рівняння у вигляді:

$$f_M = maj[maj(A, x_1, 0), maj(\overline{A}, x_0, 0), 1] = maj(\overline{x_1}, \overline{x_0}, 0), \quad (7)$$

де позначення *maj* є мажоритарною операцією вибору більшості бінарних значень з непарної кількості (у цьому випадку із трьох) вхідних аргументів [5].

Функція мажоритарного вибору (2 з 3) в канонічній або десятковій формах має вигляд:

$$f_M = \Sigma(011, 101, 110, 111) = \Sigma(3, 5, 6, 7).$$

В табл. 2 записані чотири варіанти моделювання нанорозмірного модуля МНМП, зібраного з трьох МЕ і одного інвертора (рис. 1, з).

Таблиця 2 – Параметри моделі нанорозмірного модуля

A	D_1	D_0	f_{np}	f_{MUX}
x_1	$maj(x_1, \overline{x_1}, 0)$	$maj(\overline{x_1}, \overline{x_0}, 0)$	$D_1 x_1(0) \vee D_0 \overline{x_1}$	Функція (2) $f_1 = \overline{x_1 \vee x_0}$
x_0	$maj(x_1, \overline{x_0}, 0)$	$maj(\overline{x_1}, \overline{x_0}, 0)$	$D_1 x_0(0) \vee D_0 \overline{x_0}$	
$\overline{x_1}$	$maj(\overline{x_1}, \overline{x_0}, 0)$	$maj(\overline{x_1}, x_0, 0)$	$D_1 \overline{x_1} \vee D_0 x_1(0)$	
$\overline{x_0}$	$maj(\overline{x_1}, \overline{x_0}, 0)$	$maj(\overline{x_1}, x_0, 0)$	$D_1 \overline{x_0} \vee D_0 x_0(0)$	

Обговорення результатів програмування наномодулів. Відповідно до рис. 1, з моделі двовходових МНМП були побудовані на *робочому полі САПР Multi-Cap II* [9]. На рис. 2 наведені мікросхеми комп'ютерної реалізації логічної функції *АБО – НІ* на чотирьох МНМП (рис. 2, а), які запрограмовані згідно з перетвореннями дискретних рівнянь (3), (4), (5) та (6) і табл. 1, а також результати тотожних моделювань чотирьох часових діаграм (рис. 2, б).

Кулонівські *квантові автомати (КА)* є прикладом мажоритарного моделювання, згідно з яким бінарна інформація кодується двома діагонально розташованими електронами у комірниці КА [8]. Одноелектронні нанопристрої на основі квантової технології складаються з нанорозмірних діелектричних чарунок, які мають по чотири напівпровідникових квантових кулонівських острівців у кутках, і два вільних електрони, що безінерційно тунелюють між ними. Створена раніше модель нанорозмірного МНМП (рис. 1, з) тепер відтворена на КА (рис. 3, а) як початкове завдання для моделювання на САПР *QCADesigner* [5, 6]. Вона складається з інвертора адресного сигналу А на входах мажоритарних модулів з запрограмованою логікою у вигляді негативної поляризації –1.00 для виконання логічної операції перемноження в рівнянні (2). Вихідний МЕ запрограмований позитивною поляризацією 1.00 для виконання логічного додавання у функції f_M (2). На рис. 3, б показано результати моделювання осцилограм наноелектронного МНМП, які точно збігаються з таблицею істинності (рис. 1, б), що підтверджує адекватність програмування.

Перспективи подальших досліджень. Автори вважають перспективним розвиток нових методів моделювання наномодулів на базі мажоритарної логіки, оскільки подальша мініатюризація та підвищення швидкодії можливі лише у запровадженні одноелектронних нанопристроїв. Окрім цього, перспективними є напрями досліджень, що сприяють започаткуванню розробок наномодулів *спінтроніки* та *біомолекулярної електроніки* [7].

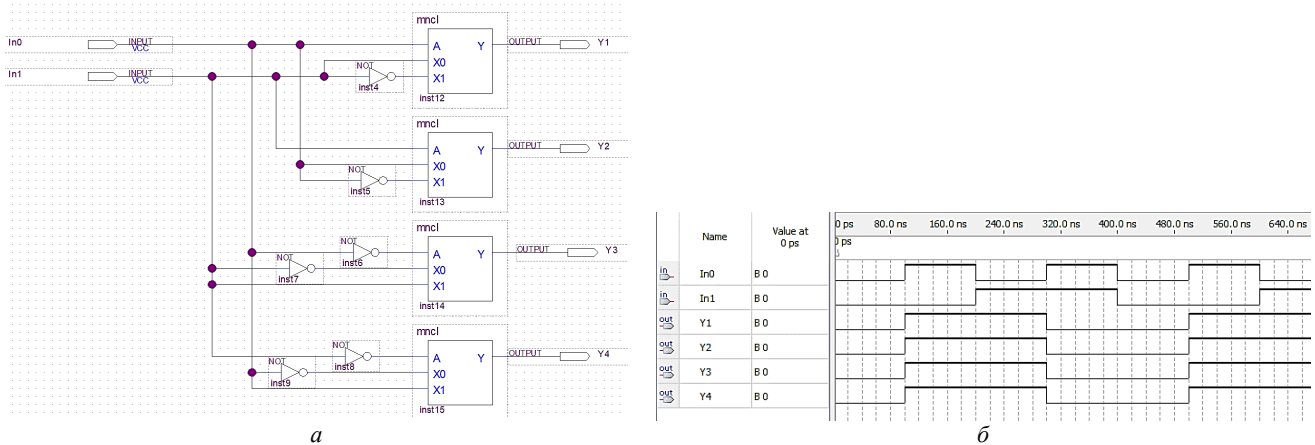


Рис. 2 – Результати моделювання чотирьох ПМНМ (а) та осцилограми запрограмованої функції АБО-НІ (б).

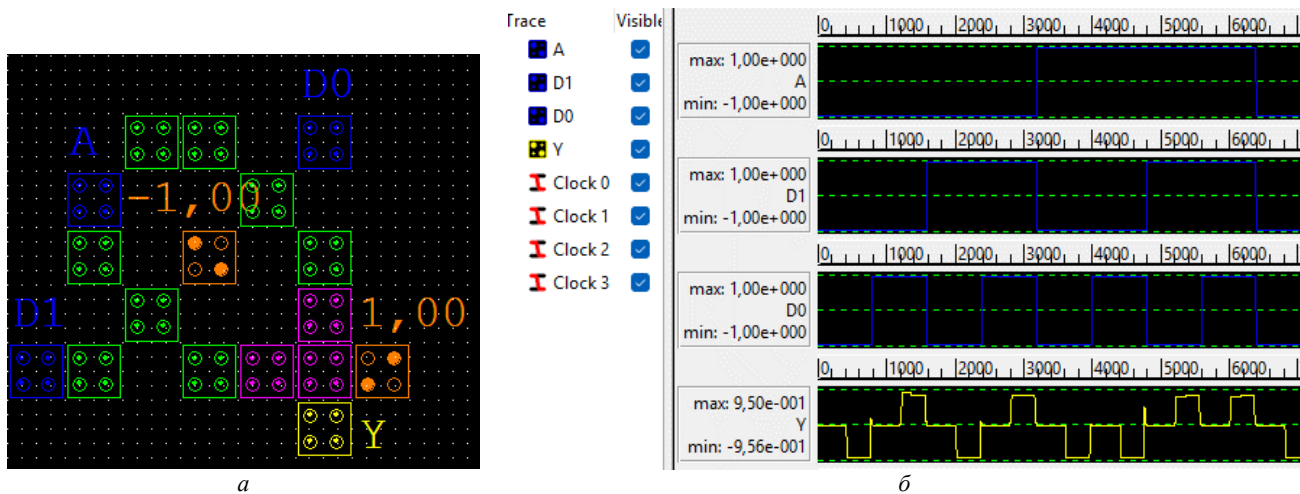


Рис. 3 – Результати моделювання наномодуля ПМНМ (а) та його часових діаграм (б) на САПР QCAD [6].

Висновки. Оскільки розвиток мікроелектроніки на основі комплементарних метал-оксиднапівпровідникових транзисторів обмежений маломасштабними та квантово-технологічними ефектами [2, 3], автори статті приділили пріоритетну увагу розробці математичних моделей нанорозмірних модулів для реалізації дискретних булевих та мажоритарних функцій. Розроблені алгоритми (табл. 1 і 2) автоматичного моделювання ПМНМ (рис. 2 і 3) підтвердили коректність і надійність їхнього функціонування (рис. 1, б).

Список літератури

1. Tougaw P., Lent S., Porod W. Bistable saturation in coupled quantum cellular automata // *Journal of Applied Physics*. – 1993. – vol. 74. – no. 5. – P. 3558 – 3566. DOI : 10.1063/1.354535.
2. Lent C. S., Liu M., Lu Y. Benette clocking of QCA and the limits to binary logic scaling // *Nanotechnology*. – 2006. – vol. 17. – no. 16. – 4240 – 51. DOI : 10.1088/0957-4484/17/16/040.
3. Sicard E., Bendhia S. D. *Advanced CMOS Cell Design*. – McGraw-Hill, 2007. – 385 p.
4. Hennessy J. L., Patterson D. A. *Computer Architecture: A Quantitative Approach*. – Morgan Kaufmann, 2011. – 856 p.
5. Walus K., Dusart T., Budiman C. QCA Designer: A rapid design and simulation tool for QCA // *IEEE Transactions on Nanotechnology*. – 2004. – vol. 3. – no. 4. – P. 26 – 39. DOI : 10.1109/TNANO.2003.820815.
6. QCADesigner, version 2.0.3. – Режим доступу : www.atips.ca. – Дата звертання : 25 серпня 2025.
7. Sen B., Gosman S. Towards modular design of reliable QCA logic circuits using multiplexers // *Computer Electronics Eng.* – 2015. – vol. 45. – no. 2. – P. 42 – 54. DOI : 10.1016/j.compeleceng.2015.05.001.
8. Melnyk O. S., Kozarevych V. O. Arithmetic Logic Single-electron // *Electronics and Control Systems*. – 2023. – vol. 2. – no. 76. – P. 68 – 77. DOI: 10.18372/1990-5548.77.18003.
9. Cho H., Swartzlander E. Adder and multiplier design in quantum-dot cellular automata // *IEEE Trans on Computers*. – 2009. – vol. 58. – no. 1. – P. 721 – 729. DOI : 10.1109/TC.2009.21.
10. Shin S., Jeon C. Design of wire-crossing technics based on difference of cell in quantum-dot cellular automata // *Int. Journal of control and automation*. – 2014. – vol. 7. – no. 7. – P. 153 – 165. DOI : 10.14257/ijca.2014.7.4.14.

References (transliterated)

1. Tougaw P., Lent S., Porod W. Bistable saturation in coupled quantum cellular automata. *Journal of Applied Physics*. 1993, vol. 74, no. 5, pp. 3558–3566. DOI : 10.1063/1.354535.

2. Lent C. S., Liu M., Lu Y. Benette clocking of QCA and the limits to binary logic scaling. *Nanotechnology*. 2006, vol. 17, no. 16, 4240–51. DOI : 10.1088/0957-4484/17/16/040.
3. Sicard E., Bendhia S. D. *Advanced CMOS Cell Design*. McGraw-Hill, 2007. 385 p.
4. Hennessy J. L., Patterson D. A. *Computer Architecture: A Quantitative Approach*. Morgan Kaufmann, 2011. 856 p.
5. Walus K., Dusart T., Budiman C. QCA Designer: A rapid design and simulation tool for QCA. *IEEE Transactions on Nanotechnology*. 2004, vol. 3, no. 4, pp. 26–39. DOI : 10.1109/TNANO.2003.820815.
6. QCADesigner, version 2.0.3. Available at : www.atips.ca (accessed 25 August 2025).
7. Sen B., Gosman S. Towards modular design of reliable QCA logic circuits using multiplexers. *Computer Electronics Eng.* 2015, vol. 45, no. 2, pp. 42–54. DOI : 10.1016/j.compeleceng.2015.05.001.
8. Melnyk O. S., Kozarevych V. O. Arithmetic Logic Single-electron. *Electronics and Control Systems*. 2023, vol. 2, no. 76, pp. 68–77. DOI : 10.18372/1990-5548.77.18003.
9. Cho H., Swartzlander E. Adder and multiplier design in quantum-dot cellular automata. *IEEE Trans on Computers*. 2009, vol. 58, no. 1, pp. 721–729. DOI : 10.1109/TC.2009.21.
10. Shin S., Jeon C. Design of wire-crossing technics based on difference of cell in quantum-dot cellular automata. *Int. Journal of control and automation*. 2014, vol. 7, no. 7, pp. 153–165. DOI : 10.14257/ijca.2014.7.4.14.

Надійшла (received) 30.08.2025; Доопрацьована (finalized) 25.10.2025; До публікації (for publication) 03.01.2026

Відомості про авторів / Information about authors

Мельник Олександр Степанович – кандидат технічних наук, доцент, доцент кафедри електроніки, робототехніки і технологій моніторингу та інтернету речей, Державний університет «Київський авіаційний інститут», м. Київ; тел.: (067) 213-03-08; ORCID: <https://orcid.org/0000-0003-1072-5526>; e-mail: oleksandr.melnyk@npp.nau.edu.ua.

Melnyk Oleksandr Stepanovych – Candidate of Technical Sciences, Associate Professor, Associate Professor at the Department of Electronics, Robotics and Monitoring of Technologies and Internet of Things, State University "Kyiv Aviation Institute", Kyiv; tel.: (067) 213-03-08; ORCID: <https://orcid.org/0000-0003-1072-5526>; e-mail: oleksandr.melnyk@npp.nau.edu.ua.

Козаревич Вікторія Олександрівна – старший викладач кафедри електроніки, робототехніки і технологій моніторингу та інтернету речей, Державний університет «Київський авіаційний інститут», м. Київ; тел.: (063) 310-30-41; ORCID: <https://orcid.org/0000-0002-4380-0927>; e-mail: viktoria.kozarevych@npp.nau.edu.ua.

Kozarevych Viktoriia Oleksandrivna – Senior Lecturer at the Department of Electronics, Robotics and Monitoring of Technologies and Internet of Things, State University "Kyiv Aviation Institute", Kyiv; tel.: (063) 310-30-41; ORCID: <https://orcid.org/0000-0002-4380-0927>; e-mail: viktoria.kozarevych@npp.nau.edu.ua.